

LECTURAS SOBRE COMPUTADORAS DIGITALES –LECTURA N° 10
MATERIA: ARQUITECTURA DE LAS COMPUTADORAS

1.- LAS COMPUTADORAS PERSONALES Y SUS GENERACIONES

1.1.- Introducción

Las computadoras personales representan la Cuarta o Quinta Generación de Computadoras, tomando en cuenta los elementos tecnológicos que la componen, aunque debido a la variación continua que sufren los mismos, esta manera de clasificar no se tiene muy en cuenta.

De todas maneras, tradicionalmente, se fijan la generaciones de computadoras de la manera siguiente:

Primera Generación(1940-1952): La constituyen todas aquellas computadoras diseñadas en base a válvulas de vacío como principal elemento de control y cuyo uso fundamental fue la realización de aplicaciones en el campo científico y militar. Utilizaban como lenguaje de programación el lenguaje de máquina y como única memoria para conservar información las tarjetas perforadas, las cintas perforadas y las líneas de demora de mercurio.

Segunda Generación(1952-1964): Al sustituirse la válvula de vacío por el transistor, comenzó la llamada segunda generación de computadoras. En ella, las máquinas ganaron potencia y fiabilidad, perdiendo tamaño, consumo y precio, lo que las hacía mucho más prácticas y asequibles. Los campos de aplicación en aquella época fueron, además del científico y el militar, el administrativo y de gestión, las computadoras se comenzaron a utilizar en empresas comerciales. Además se introdujeron los lenguajes orientados al problema, esto facilitó la programación; recordemos los lenguajes tales como el Fortran, el Cobol y el Algol. Las computadoras incorporan la memoria interna, en tecnologías tales como las memorias magnéticas de ferrite, y como memoria externa la cinta magnética.

Como bisagra entre la Segunda y Tercera Generación aparece la IBM /360 que desarrolla una serie de conceptos que luego son utilizados en los microprocesadores, tal como el hecho de que una computadora no puede funcionar sin Sistema Operativo, la memoria virtual, los canales de comunicación de entrada/salida, etc. Esta máquina aparecida en 1964, era a transistores y con memoria de ferrite, marcó una inflexión en el diseño de las computadoras pero sus conceptos se afirmaron con la primera computadora de la Tercera Generación que es la IBM /370.

Tercera Generación(1964-1971): En esta generación el elemento más significativo es el circuito integrado aparecido precisamente en 1964, que consistía en el encapsulamiento de una gran cantidad de componentes discretos(resistencias, condensadores, diodos y transistores), conformando uno o varios circuitos con una función determinada, sobre un chip de silicio. La miniaturización se extendió a todos los circuitos de las computadoras, apareciendo computadoras de menor tamaño, que se llamaron minicomputadoras. Se utilizaron tecnologías de integración como el SSI(circuitos integrados de unos 100 componentes en un solo chip), los MSI(circuitos integrados de unos 1000 a 10000 componentes en un solo chip). Asimismo el software profundizó su conceptualización, apareciendo Sistemas Operativos más sofisticados, incluyendo multiprogramación, multiproceso, tiempo real y modo interactivo. Comenzaron a utilizarse las memorias de semiconductores(silicio) y los discos magnéticos.

Cuarta Generación(1971-1981): En 1971 aparece el microprocesador y esto originó aplicaciones tanto en calculadoras como en sistemas de control industrial pero también desarrolló una gran cantidad de computadoras dedicadas a juegos(game computers) y aplicaciones hogareñas(home computers). Aparecieron los circuitos LSI(circuitos integrados de silicio con 1000000 de elementos integrados en un solo chip). Las memorias eran decididamente de silicio y como memoria auxiliar se tiene el disco flexible (floppy disk) y, en algunos casos, el disco rígido (hard disk).

A esta generación que sería la Primera de las Microcomputadoras, corresponde la computadora Radio Shack en su modelo TRS-80 que es, de alguna forma, la proto computadora personal.

Quinta Generación(1981): En 1981, IBM crea la Personal Computer o PC, con una tecnología VLSI con más de 1000000 de elementos integrados en un solo chip. De aquí en más comienza otra historia y, en muchos casos, se toma a la IBM-PC como la **Primera Generación** DE Computadoras Modernas o Actuales...

1.2.- La TRS 80 de Radio Shack

Esta Microcomputadora aparece en 1978 y es fabricada por la empresa Radio Shack que había sido comprada por la petrolera Exxon. El microprocesador en el cual se basaba era el Z-80 de 8 bits, fabricado por la empresa Zilog, que también era una subsidiaria de Exxon...

Zilog había atraído a los investigadores de Intel que habían desarrollado el microprocesador Intel 8085.

El Z-80 es un nP que trabaja a una frecuencia de 1,78 MHz, con un bus de datos de 8 bits y uno de direcciones de 16 bits. La TRS-80 se presentó en distintos modelos que estaban ligados precisamente a su capacidad de memoria, así se tenía la 16K Level II, 32 K Business System, el Model II 64 K 1-Disk y el Model II 64K 3 Disk.

Los primeros modelos tenían como memoria auxiliar únicamente Pasa Cassette de Audio frecuencia que trabajaban con una norma denominada de Kansas City que vinculaba audio tonos con señales digitales.

La unidad de salida era un monitor de 12 pulgadas con 16 líneas por 64 caracteres para los modelos denominados I y de 24 líneas por 80 caracteres en los modelos II.

Radio Schack ofrecía una línea de impresoras de matriz de puntos, en un rango de velocidad que alcanzaba los 150 líneas por minuto a razón de 80 caracteres por línea.

Esta máquina se programaba en Basic que en los modelos más económicos se suministraba por ROM y en diskette para los modelos más avanzados.

Su sistema operativo era el CPM/80 de la empresa Digital Research Co.

El gran mérito de esta máquina así como el de la Apple II, es el de haber comenzado a encarar problemas como la comunicación entre la memoria auxiliar y la principal, el ingreso de información a través de los teclados (ingreso asincrónico) y el de haber ampliado el horizonte de aplicación de los microprocesadores.

El problema que no se podía resolver era **la incompatibilidad** de una máquina con otra, debido a que se usaban distintos micros y, que los mismos, tenían distintos lenguajes de máquina.

1.3.- IBM entra en el negocio de las microcomputadoras

El ingreso de IBM en el negocio de las microcomputadoras es impulsado por la necesidad de adecuación de la empresa a los nuevos tiempos tecnológicos y a la pérdida de clientes de los enormes y sofisticados equipos que se fabricaban hasta ese momento.

IBM cambia su estrategia de diseñar equipos desde cero y piensa que es necesario incorporar tecnología fabricada por otras empresas, por ese motivo, recurre a Intel y éste le ofrece sus microprocesadores de 16 bits, el Intel 8086 y el Intel 8088.

El Intel 8086 era un micro de bus de datos tanto interno como externo de 16 bits y el bus de direcciones de 20 bits. Con una frecuencia de trabajo de 4.77 Mhz.-

El Intel 8088 era un micro de bus de datos interno de 16 bits y externo de 8 bits, el bus de direcciones era de 20 bits. Con una frecuencia de trabajo de 4.77 MHz. Este fue el micro que fue seleccionado por IBM para hacer su PC-IBM y entrar a competir, a partir de septiembre de 1981, con el Apple II y el TRS-80.-

La razón de disminuir el bus de datos externo se debe a problemas de costo de la controladora del bus.

La idea de Intel era que sus microprocesadores fueran compatibles entre sí de manera que lo desarrollado en el Intel 8085 pudiera ser corrido en el 8086 y el 8088, esta idea la siguió poniendo en práctica en todos sus diseños e IBM la tomó para sus PC como una norma de trabajo.

El concepto de compatibilidad tiene sus pro y sus contra desde el punto de vista comercial pero realmente permitió el fenomenal desarrollo de las PC.-

Además, IBM, realizó una licitación entre distintos sistemas operativos y en la puja entre el CP/86 de Digital Research Co. Y el MS-DOS de Microsoft, ganó este último por la habilidad comercial de su creador Bill Gates.

Teniendo un micro estándar y un Sistema Operativo también estándar, quedó abierta la puerta para que otras empresas con o sin autorización de IBM, realizaran máquinas que, no siendo, IBM podían correr los programas generados en las máquinas de marca original, actuaban "como si fueran IBM", esto genera el concepto de clon. En realidad todas las máquinas que son compatibles con IBM son clones de la misma. Independientemente si tienen marcas reconocidas como Epson. HP, Toshiba, Falcon, Olivetti, etc. son todos "clones" de IBM.

El éxito comercial de la IBM-PC no fue inmediato, por el contrario, el primer modelo que carecía de disco rígido no tuvo penetración en el mercado, recién con el segundo intento la PC-XT (eXtended Technology) se puede decir que comenzó la Primera Generación de Computadoras basadas en microprocesadores.

La IBM-PC tiene el mérito de haber sido rica en muchos conceptos que han continuado en el tiempo, el esquema de la misma puede verse en la Figura 1.

Placa del sistema (Placa Madre)

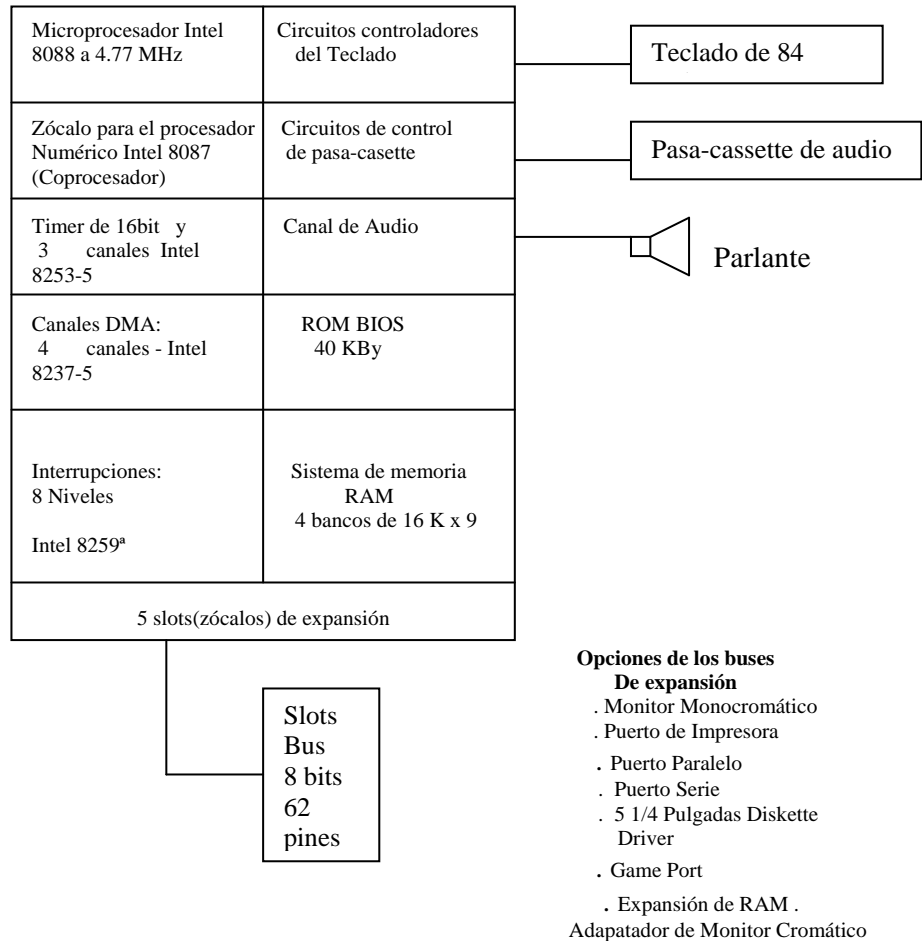


Figura 1: Esquema de la IBM-PC original

En la figura 2 se puede ver el esquema de la PC-XT, la misma mejoró a la IBM-PC en:

- 1.- Tiene Disco Rígido de 10 MBy. Disco Flexible de 360 KBy.
- 2.- Se aumentó el número de ranuras expansión a 8.-
- 3.- La RAM de la tarjeta madre se incrementó a 256 KBy
- 4.- Se agregaron un puerto serie y uno paralelo como standard.
- 5.- Se permite trabajar a 8MHz y 10 MHz, según modelo.

Del estudio de la placa de la PC XT surgen algunos conceptos que no han sido analizados hasta el momento:

- El procesador matemático 8087 o coprocesador matemático, es un microprocesador especializado en realizar operaciones matemáticas de punto flotante. Se lo incluye si la computadora va a ser destinada a aplicaciones científicas. No era incluido en una estructura básica.
- Los circuitos controladores del teclado están recibiendo una señal asincrónica, guardan la información en un buffer y luego la brindan en forma sincrónica. Necesitan de las interrupciones para su trabajo.

Placa del sistema (Placa Madre)

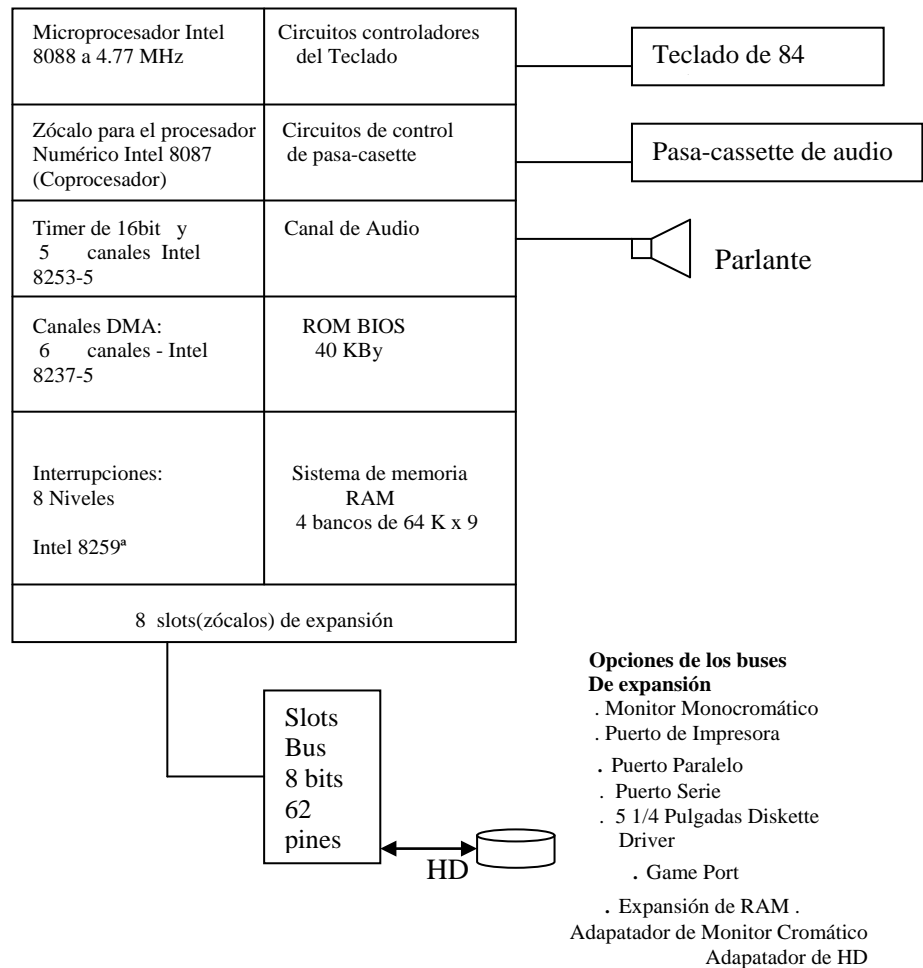


Figura 2: Esquema de la PC-XT

- El chip 8253-5 es el circuito que trabaja conjuntamente con el reloj para adaptar las señales requeridas por los distintos componentes.
- Para tratar el tema de Interrupciones y de DMA se recurre a un sitio de Internet que dice "Este documento intitulado « [Interrupciones y conflictos del hardware](#) » de [Kioskea \(es.kioskea.net\)](#) esta puesto a diposición bajo la licencia [Creative Commons](#). Puede copiar, modificar bajo las condiciones puestas por la licencia, siempre que esta nota sea visible.

Antes de empezar a hablarles sobre lo que son los métodos y técnicas de entrada y salida de datos debemos conocer los principios de estas por lo cual es conveniente hablar sobre el medio de transporte de la información, tal y como lo es **el bus de direcciones**, para que una vez comprendido el concepto de este nos sea mas fácil entender los términos y el contenido en general sobre la entrada y salida de datos.

Bus de direcciones

Es utilizado por el microprocesador para señalar la celda de memoria (o el dispositivo de E/S) con el que se quiere operar. El tipo de operación será de lectura o de escritura y los datos implicados viajarán por el bus de datos.

Por él circula la expresión binaria de la dirección de memoria a la cual el microprocesador quiere acceder. Tiene sentido de flujo unidireccional desde el microprocesador hacia la memoria. Una vez localizados los datos perdidos, su transmisión hacia el microprocesador (o hacia donde sea) se hará a través del bus de datos.

Los dispositivos de E/S intercambian la información con el microprocesador mediante los puertos de E/S. Cada puerto está asociado con un determinado dispositivo y tiene una dirección que lo identifica.

El ancho de este bus también es una medida de la potencia del microprocesador, ya que determina la cantidad de memoria a la que éste puede acceder, es decir, la cantidad de espacio direccionable. El espacio de direcciones es el rango de valores distintos que el microprocesador puede seleccionar. La cantidad máxima de direcciones disponibles será 2^n , siendo n el número de líneas del bus de direcciones.

Módulo de E/S

- Cada controlador está a cargo de un tipo específico de dispositivo.
- Dependiendo del controlador, pueden estar varios dispositivos conectados al mismo controlador.
- El controlador se encarga de mover datos entre el dispositivo periférico que controla y el *buffer* de almacenamiento local. El tamaño del *buffer* varía de un controlador a otro y depende del dispositivo que controla.

Son posibles tres técnicas para las operaciones de E/S:

- **E/S programada**
- **E/S mediante interrupciones**
- **DMA**

E/S Programada

Los datos se intercambian entre el CPU y el módulo de E/S. El CPU ejecuta un programa que controla directamente la operación de E/S, incluyendo la comprobación del estado del dispositivo, el envío de la orden de lectura o escritura y la transferencia del dato. Cuando el CPU envía la orden debe esperar hasta que la operación de E/S concluya. Si el CPU es más rápido, éste estará ocioso. El CPU es el responsable de comprobar periódicamente el estado del módulo de E/S hasta que encuentre que la operación ha finalizado.

Normalmente habrá muchos dispositivos de E/S conectados al sistema a través de los módulos de E/S. Cada dispositivo tiene asociado un identificador o dirección. Cuando el CPU envía una orden de E/S, la orden contiene la dirección del dispositivo deseado.

E/S mediante Interrupciones

El problema con E/S programada es que el CPU tiene que esperar un tiempo considerable a que el módulo de E/S en cuestión esté preparado para recibir o transmitir los datos. El CPU debe estar comprobando continuamente el estado del módulo de E/S. Se degrada el desempeño del sistema.

Una alternativa es que el CPU tras enviar una orden de E/S continúe realizando algún trabajo útil. El módulo de E/S interrumpirá al CPU para solicitar su servicio cuando esté preparado para intercambiar datos. El CPU ejecuta la transferencia de datos y después continúa con el procesamiento previo.

Se pueden distinguir dos tipos: E/S síncrona y E/S asíncrona

- **E/S Síncrona:** cuando la operación de E/S finaliza, el control es retornado al proceso que la generó. La espera por E/S se lleva a cabo por medio de una instrucción *wait* que coloca al CPU en un estado ocioso hasta que ocurre otra interrupción. Aquellas máquinas que no tienen esta instrucción utilizan un *loop*. Este *loop* continúa hasta que ocurre una

interrupción transfiriendo el control a otra parte del sistema de operación. Sólo se atiende una solicitud de E/S por vez. El sistema de operación conoce exactamente que dispositivo está interrumpiendo. Esta alternativa excluye procesamiento simultáneo de E/S.

- E/S Asíncrona: retorna al programa usuario sin esperar que la operación de E/S finalice. Se necesita una llamada al sistema que le permita al usuario esperar por la finalización de E/S (si es requerido). También es necesario llevar un control de las distintas solicitudes de E/S. Para ello el sistema de operación utiliza una tabla que contiene una entrada por cada dispositivo de E/S (Tabla de Estado de Dispositivos).
- La ventaja de este tipo de E/S es el incremento de la eficiencia del sistema. Mientras se lleva a cabo E/S, el CPU puede ser usado para procesar o para planificar otras E/S. Como la E/S puede ser bastante lenta comparada con la velocidad del CPU, el sistema hace un mejor uso de las facilidades.

Inicio de la Operación de E/S

- Para iniciar una operación de E/S, el CPU actualiza los registros necesarios en el módulo de E/S.
- El módulo de E/S examina el contenido de estos registros para determinar el tipo de acción a ser llevada a cabo. Por ejemplo, si encuentra un requerimiento de lectura, el módulo de E/S empezará a transferir data desde el dispositivo a los *buffers* locales. Una vez terminada la transferencia, el módulo informa al CPU que la operación ha terminado por medio de una interrupción.

Procesamiento de la Interrupción

Cuando un dispositivo de E/S termina una operación de E/S, se produce la siguiente secuencia de eventos:

- El dispositivo envía una señal de interrupción al procesador
- El procesador termina la ejecución de la instrucción en curso antes de responder a la interrupción.
- El procesador comprueba si hay alguna interrupción. Si hay alguna, envía una señal de reconocimiento al dispositivo que la originó
- El procesador debe prepararse para transferir el control a la rutina de interrupción. Debe guardar la información necesaria para continuar con el proceso en curso en el punto en que se interrumpió. Guarda en la pila del sistema el contenido de los registros, etc.
- El procesador carga en el PC la dirección de inicio del programa de gestión o servicio de interrupción solicitada.
- Una vez modificado el PC, el procesador continúa con el ciclo de instrucción siguiente. Es decir, se transfiere el control a la rutina servidora de la interrupción.
- Cuando finaliza el servicio de la interrupción, se restauran los valores de los registros.

Tabla de Estado de Dispositivos

Cuando el CPU recibe una interrupción que indica que se ha finalizado una operación de E/S, el sistema de operación debe saber a cuál proceso pertenece. Para esto se mantiene una tabla de estado de dispositivos. Cada entrada en la tabla contiene el tipo de dispositivo, su dirección y su estado (ocioso, ocupado, no funcionando). Si es dispositivo se encuentra ocupado, entonces el tipo de solicitud junto con otros parametros son almacenados en la tabla (lista).

Las operaciones *TYPEAHEAD* son un esquema usado por algunos dispositivos que permiten a los usuarios "adelantar" la entrada de datos antes de ser requeridas. Cuando sucede la interrupción de final de E/S no hay proceso que la requirió, por lo tanto se necesita un *buffer* para almacenar los caracteres adelantados hasta que algún programa los requiera. En general, se requiere un *buffer* para cada terminal de entrada.

DMA (Direct Memory Access)

La E/S con interrupciones, aunque más eficiente que la E/S programada, también requiere la intervención del CPU para transferir datos entre la memoria y el módulo de E/S.

Consideren el siguiente ejemplo. Cuando se va a leer una línea desde un terminal, el primer carácter escrito es enviado al computador. Cuando el carácter es recibido por el controlador, éste interrumpe al CPU. El CPU le da servicio a la interrupción y luego continua con el proceso que estaba ejecutando. Esto es posible cuando el dispositivo es muy lento comparado con el CPU. Entre un carácter y otro el CPU lleva a cabo gran cantidad de procesamiento. Pero qué sucede cuando estamos trabajando con dispositivos de E/S más veloces? Tendríamos interrupciones muy seguidas y se estaría desperdiciando mucho tiempo.

Para evitar esto, se utiliza DMA para dispositivos de E/S de alta velocidad. El controlador del dispositivo transfiere un bloque de datos desde o para sus *buffers* de almacenamiento a memoria directamente sin intervención del CPU. Solo se produce una interrupción por bloque en lugar de tener una interrupción por cada byte (o palabra).

Por ejemplo, un programa solicita una transferencia de datos. El Sistema de Operación busca un *buffer* disponible. El controlador de DMA tiene sus registros actualizados con las direcciones del fuente y del destino y la longitud de la transferencia. Por lo general esta actualización es realizada por el manejador de dispositivo (rutina). Se indica al controlador de DMA a través de bits de control en un registro de control para que inicie la operación de E/S. Mientras tanto el CPU puede llevar a cabo otras operaciones. El controlador de DMA interrumpe el CPU cuando la transferencia ha sido terminada. El CPU interviene solo al comienzo y al final de la transferencia.

Transferencias vía DMA.

Algunos dispositivos de entrada/salida envían datos a la memoria más rápido de lo que el microprocesador puede manejar. El controlador de DMA (Direct Memory Access) es un circuito integrado dedicado que puede enviar y recibir datos más rápido que el microprocesador. Luego, dispositivos como discos ópticos y magnéticos utilizan este integrado para acceder a la memoria del sistema.

El controlador de DMA (Direct Memory Access) toma prestado los buses de datos, de direcciones y de control del sistema y envía un número programado de bytes desde un dispositivo de entrada/salida hasta la memoria. El "8237 DMA controller" es el nombre del circuito integrado que utilizan los PCs para esta función.

Cuando un dispositivo tiene un bloque de datos preparado para enviar a la memoria, envía una petición al DMA poniendo una señal DRQn a "1". Si el canal de DMA se halla disponible, el DMA enviará una señal HRQ (hold request) al microprocesador. El microprocesador responderá dejando los buses libres y enviando una señal HLDA (hold acknowledge) al DMA. Luego el DMA obtiene el control de los buses poniendo la señal AEN a nivel alto y envía la dirección de memoria a ser escrita. Después el DMA envía la señal de DACKn (DMA acknowledge) al dispositivo. Finalmente el controlador de DMA se ocupa de manejar las señales de MEMW y IOR del bus de control. Cuando la transferencia de datos se ha completado vuelve a poner la señal HRQ a nivel bajo y el procesador recupera el control de los buses de nuevo.

Si un dispositivo necesita datos de la memoria, el proceso es similar. La única diferencia consiste en que el controlador de DMA usa las señales MEMR y IOW en el bus control."

1.4.- Esquema de la PC-XT y algunas datos importantes

Se va a analizar a la PC-XT con un reloj de 10MHz y un Bus ISA con un reloj de 5 MHz, y sabiendo que por protocolo el 8088 requiere de cuatro ciclos de reloj para ejecutar un ciclo de memoria.

Se trabajará con el esquema de la figura 3.-

10MHz

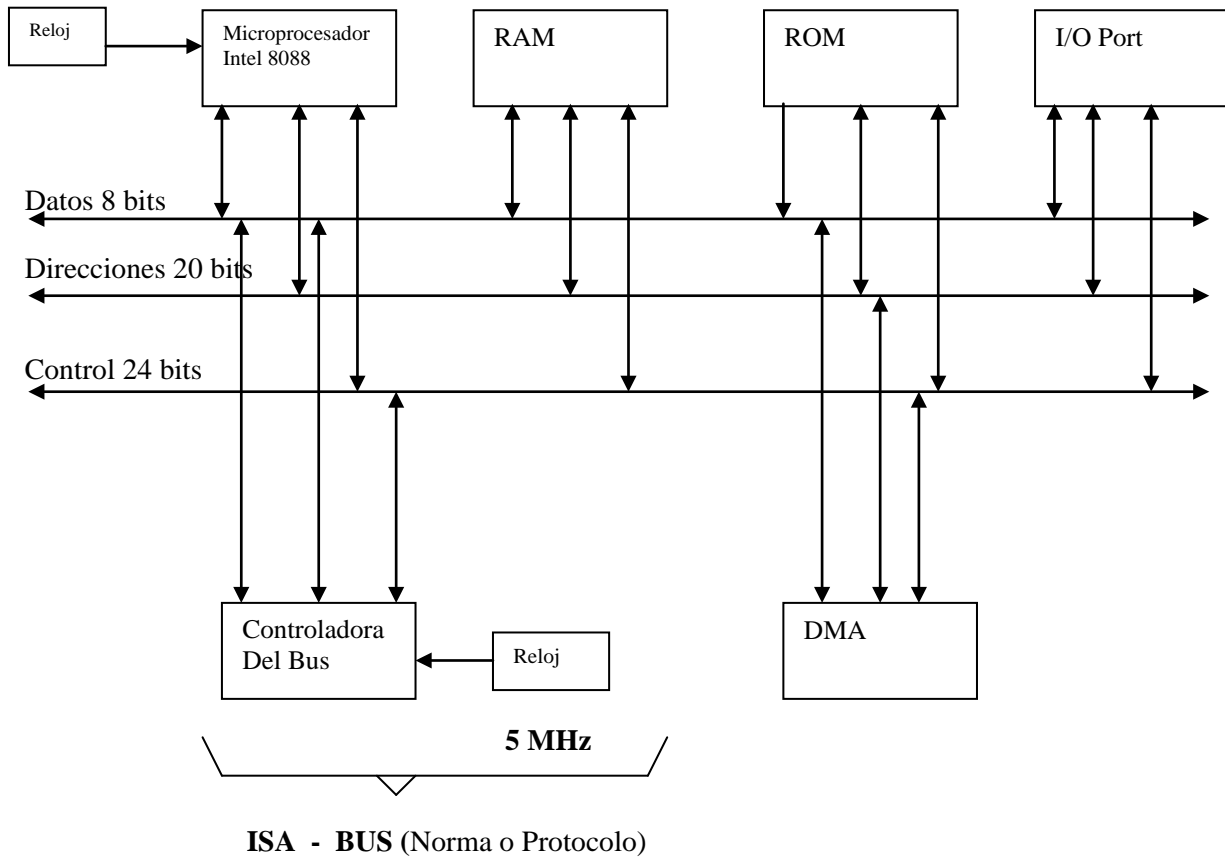


Figura 3: Otra manera de ver el esquema de la PC-XT

1.- Se define como ancho de banda de los bus al producto de la frecuencia del reloj de bus por la cantidad de bytes que se tienen por pulso:

$$v_T = 5 \text{ MHz} \times 1 \text{ byte} / 4 \text{ pulsos} \quad ; \quad v_T = 1,25 \text{ MBpsec}$$

2.- El Tamaño máximo de memoria (sumados RAM, ROM y Buffers) es de 1 MBy.-

3.- El tamaño de la RAM no puede exceder los 640 KBy. Por el modo de direccionamiento del Sistema Operativo DOS.

1.5.- PC-AT: La 2º Generación

La segunda generación de computadoras es la PC-AT (PC- Advanced Technology) basadas en los microprocesadores se basa en el Intel 80286 (denominado técnicamente como i286), este es un microprocesador con las siguientes características:

Bus de Datos {
 Interno: 16 Bits
 Externo: 16 bits

Bus de Direcciones : 24 bits

Frecuencias de Trabajo(en distintos modelos) 10 MHz, 12 MHz, 16MHz, 20MHz y 25 MHz.

El i286 fue diseñado para ejecutar aplicaciones multitarea, incluyendo comunicaciones, control de procesos en tiempo real y sistemas multiusuario. Para ello se le añadió un modo protegido, en el cual existían cuatro anillos de ejecución y división de memoria mediante tablas de segmentos. En este modo trabajaban las versiones de 16 bits del sistema operativo OS/2. En este modo protegido se permitía el uso de toda la memoria directamente, y que además ofrecía protección entre aplicaciones para evitar la escritura de datos accidental (o malintencionada) fuera de la zona de memoria asignada. Sin embargo, una vez que el procesador entraba en el modo protegido, no podía volver al modo real sin resetear el procesador.

Antes de continuar definamos los términos que acabamos de introducir:

En el mercado del software existen diversos sistemas operativos que establecen un ambiente de trabajo en base a los criterios de :

Capacidad de memoria.

Configuración del sistema de cómputo.

La manera de operarlo.

A) POR EL NUMERO DE USUARIOS QUE ATIENDE.

MONOUSUARIO:

Esta modalidad implica la atención del sistema la disponibilidad de todos los recursos única y exclusivamente para los trabajos generados por un solo usuario.

MULTIUSUARIO:

Varios usuarios trabajan con la misma CPU a través de terminales de trabajo propias. Los recursos del sistema con compartidos por todos los usuarios y el sistema operativo da atención conjunta a todos ellos.

El proceso de la información se realiza mediante el uso de técnicas de multiprogramación, tiempo compartido, multiproceso y memoria virtual.

B) POR EL TIEMPO DE RESPUESTA

PROCESO POR LOTES (PROCESO BATCH)

Se establece cuando las características de la información a procesar sean tales que no requieren un tiempo de respuesta inmediato.

Un proceso por lotes es una técnica mediante la cual, un número de tareas se agrupan y se procesan en un orden determinado. Una lista de tareas en espera de ser procesadas es conocida como cola de espera y el orden de ejecución de cada uno de los procesos es controlado por el administrador de trabajos del sistema operativo.

PROCESO EN TIEMPO REAL (PROCESO EN LINEA)

Se caracteriza porque permite que el usuario tenga una interacción directa con el proceso, permitiendo que se introduzcan datos y se obtengan resultados casi de inmediato.

C) POR EL MODO DE PROCESAMIENTO

MULTIPROGRAMACION (TIEMPO COMPARTIDO)

Se plantea en un sistema de cómputo que puede tener varios procesos en estado de ejecución simultáneamente. La multiprogramación es una técnica que permite procesar dos o mas programas en forma concurrente mediante la distribución del tiempo de ejecución entre ellos.

MULTIPROCESAMIENTO

Es la técnica que permite procesar varios programas el mismo tiempo mediante la interconexión de dos o mas procesadores centrales que operan simultáneamente o en combinación.

En el mercado del software existen diversos sistemas operativos que establecen un ambiente de trabajo en base a los criterios de :

FUNCIONES AVANZADAS DE PROCESAMIENTO

Las funciones de multiprogramación y multiprocesamiento se desarrollan basando su lógica funcional en las técnicas de Procesamiento Traslapado y Memoria Virtual, las cuales ofrecen un método coordinado para aprovechar los recursos de la computadora mediante el manejo de intercambio de información entre los dispositivos de Entrada/Salida y la CPU, así como el aprovechamiento máximo del almacenamiento primario.

PROCESO TRASLADADO

Es una técnica que mejora el aprovechamiento de los recursos de la computadora basándose en la utilización de elementos auxiliares como canales y áreas de memoria temporal para permitir la ejecución de los procesos.

Su principio fundamental, es distribuir el tiempo de ejecución entre los distintos procesos. Esto se logra gracias al auxilio de canales, que en realidad son procesadores de capacidad limitada que tienen pequeña memoria y la capacidad de ejecutar un corto número de instrucciones suficientes para manejar operaciones de entrada/salida que se requieran.

Como la CPU ya no debe preocuparse por la transmisión de datos desde las unidades periféricas, dispone de tiempo para llevar a cabo otros procesos. Aunado a esto encontraremos áreas de almacenamiento (buffer) que retienen temporalmente la información relacionada con operaciones de entrada/salida. Un buffer de entrada puede guardar datos en preparación para su procesamiento en la CPU. Los buffers de salida pueden guardar resultados procesados que posteriormente serán enviados a un dispositivo de salida.

MEMORIA VIRTUAL

Es una característica de algunos sistemas operativos que permiten particionar una tarea en partes más pequeñas llamadas páginas, para su procesamiento. El proceso por memoria virtual, particiona el programa en segmento o páginas que tienen el mismo tamaño, de tal modo que únicamente las páginas que se estén procesando permanecerán en la memoria primaria y las restantes residen en un medio de almacenamiento secundario (discos magnéticos) o en un canal de entrada. De esta manera, la ejecución de todo el programa se lleva a cabo por partes, realizándose un intercambio de páginas entre la memoria primaria (de la computadora) y la memoria auxiliar donde reside el resto del programa.

Continuando con la PC-AT 286, en el mismo se introdujeron mejoras como discos flexibles de 1.2MBy y discos rígidos o duros de 20MBy como características estándar.

La AT también agregó un reloj/calendario con batería de respaldo y el nuevo adaptador de video EGA(Enhanced Graphics Adapter) y monitor.

En la figura 4 puede verse un esquema de la PC-AT, como puede verse la frecuencia del reloj de la controladora ya no es de 5MHz, sino que ha pasado a 8 MHz, además cada ciclo de instrucción de 2 bytes requiere de 4 pulsos, esto mejora el ancho de banda de la minicomputadora.

1.- $v_T = 8 \text{ MHz} \times 2 \text{ bytes} / 4 \text{ pulsos} \quad ; v_T = 4 \text{ MBpsec}$

2.- El Tamaño máximo de memoria (sumados RAM, ROM y Buffers) es de 16 MBy.-

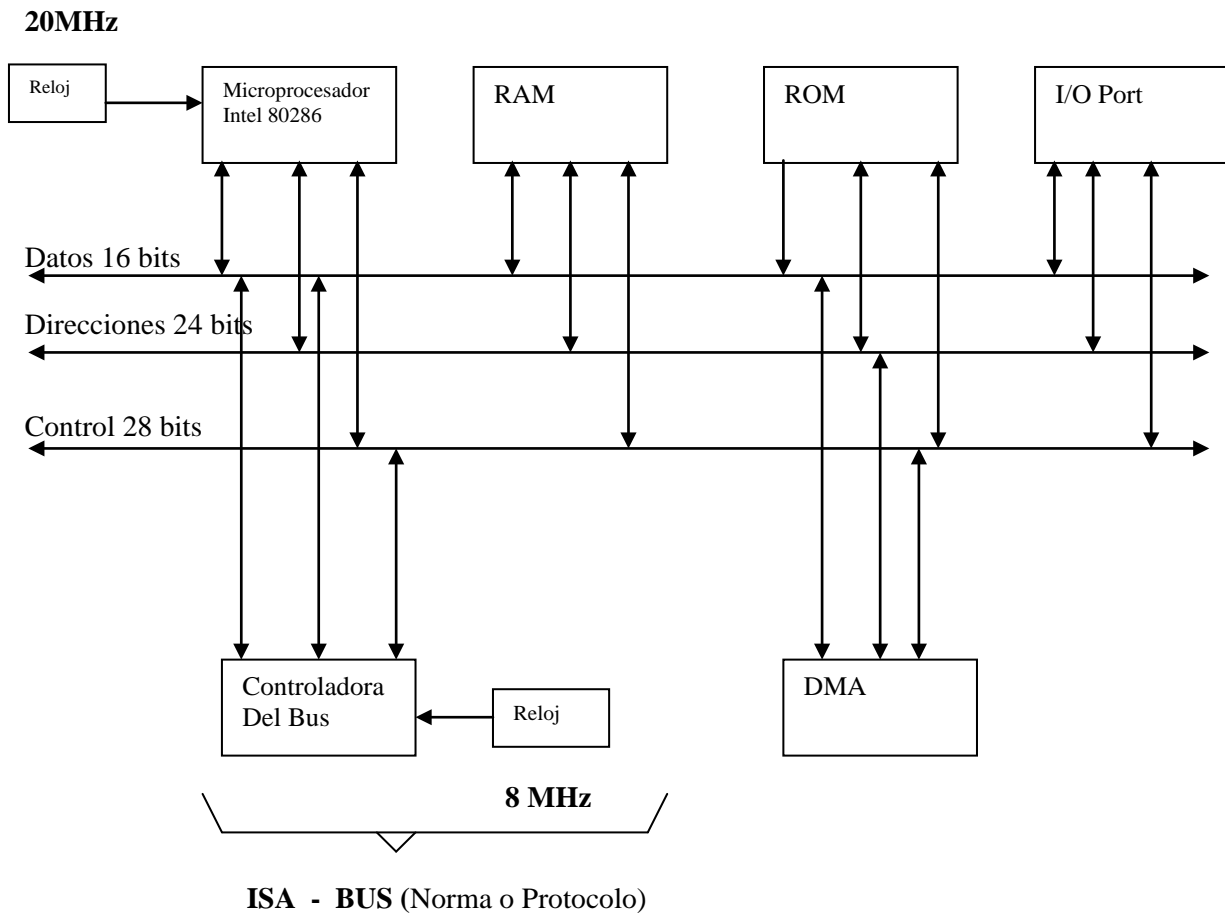


Figura 4: Esquema de la PC-AT

1.6.- PC-AT 386 : La 3ª Generación

La tercera generación de computadoras basadas en microprocesadores es la PC-AT 386, trabajan con los microprocesadores Intel 80386 (denominado técnicamente como i386), este es un microprocesador con las siguientes características:

Bus de Datos {
Interno: 32 Bits
Externo: 32 bits

Bus de Direcciones de 32 bits.

Este microprocesador, aparecido en 1985, debido a que el bus de direcciones es de 32 bits puede direccionar hasta 4 GBy.

Se puede calcular a través del algoritmo ya visto:

$$\text{TMM} = \frac{2^{32} \times 8 \text{ bits}}{2^{10} \frac{\text{Byte}}{\text{KBy}} \times 8 \frac{\text{bits}}{\text{Byte}}}. \quad ; \quad \text{TMM} = 2^{22} \text{ KBy} \quad ; \quad \text{para pasarlo a MBy:}$$

$$\text{TMM} = \frac{2^{22} \text{ KBy}}{2^{10} \frac{\text{KByte}}{\text{MBy}}}; \quad \text{TMM} = 2^{12} \text{ MBy} \quad ; \quad \text{para pasarlo a GBy:}$$

$$\text{TMM} = \frac{2^{12} \text{ KBy}}{2^{10} \frac{\text{MByte}}{\text{GBy}}}; \quad \text{TMM} = 2^2 \text{ GBy} \quad ; \quad \boxed{\text{TMM} = 4 \text{ GBy}}$$

Las frecuencias de funcionamiento más utilizadas en el i386 son: 16MHz, 25MHz, 33MHz y 50 MHz.

El 386 incorpora conceptos nuevos y modos operativos nuevos, en este último aspecto emula al 8088, al 8086 y al 80286, trabajando en modo real y modo protegido 286. Pero, como avance, cuenta con su propio modo protegido 386 y un nuevo modo, el virtual-86.

Operando bajo el modo protegido 386, permite utilizar los 4 gigabytes de memoria en código de máquina de 32 bits y, bajo el modo virtual-86, emula simultáneamente a múltiples procesadores 8086, cada uno de ellos con su propia área de direccionamiento de memoria de 640KBy. En otras palabras utilizando el modo virtual es posible ejecutar varias aplicaciones 8086 en multitarea.

El i386 introduce los conceptos de *pipeline* y de memoria *caché*, para definir adecuadamente estos dos conceptos se recurre al libro de Barry B. Brey, "Los microprocesadores Intel", editado por Prentice Hall en el año 2001 (quinta edición).

"Pipelines y cachés: La memoria caché es una memoria buffer que permite que el 80386 funcione más eficientemente con velocidades de DRAM más bajas (*aclaración de la Cátedra: DRAM significa Dinámica RAM, este nombre deriva del hecho que es necesario que periódicamente un pulso de reloj refresque la información que se encuentra en la memoria RWM, debido a la tecnología llamada CMOS con la cual se implementan las memorias*).

Un *pipeline* es una forma especial de manejar accesos a memoria principal, para que la misma tenga más tiempo de acceso a datos. Un 80386 de 16 MHz acepta dispositivos de memoria con tiempos de acceso 50 ns o menos para operar a velocidad máxima. Obviamente que en el momento que salió al mercado el 80386 había pocas memorias disponibles con estos tiempos de acceso. De hecho, en ese momento, las DRAMs más rápidas tenían un tiempo de acceso de 60 ns o mayor. Esto significa que debe encontrarse alguna técnica para establecer una interfaz con estos dispositivos de memoria, que son más lentas que lo requerido por el microprocesador. Diversas técnicas fueron elaboradas para el i386, entre ellas, el uso de la memoria caché y un pipeline."

El pipeline consiste en la ejecución de varias instrucciones en forma solapada, esto implica que se comienza con la próxima instrucción cuando aún no se terminó de procesar la anterior.

La representación gráfica de una pipeline puede verse en el diagrama de tarea-tiempo se muestra en la figura 5.

En este diagrama suponemos que una instrucción tiene cinco momentos: copia(f)-lincremento del PC®-Interpretar(a)-Ejecutar(d), además se supone que cada tarea es independiente de la anterior, por ejemplo, si una instrucción requiere de un resultado obtenido por una instrucción anterior, deberá finalizar el ciclo de la misma para comenzar el de la siguiente y el diagrama ya no garantizaría que siete instrucciones requieran de tan solo 10 momentos.

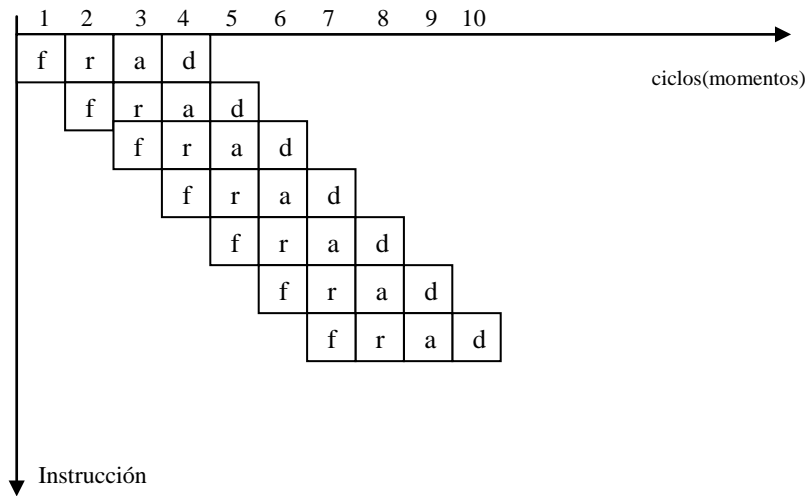


Figura 5: Diagrama de tarea-tiempo del pipeline

La manera más eficaz de lograr mejor rendimiento del i386, consiste en colocar una memoria de tipo SRAM (Memoria Estática de Acceso Directo, esta memoria es de tecnología de Transistores de Juntura y no requiere de ciclo de reloj de refresco como en las memorias dinámicas) el tiempo de acceso de estas memorias (en 1985) era de menos de 25 nseg , mientras el tiempo de acceso a la memoria DRAM está en el orden de los 100 nsec.-

El trabajo consiste en que el microprocesador ya no se relaciona con la memoria principal sino con la memoria caché, es la memoria caché la que busca una página en la memoria principal y la lleva a su interior, esta operación se hace en paralelo y mediante un acceso directo a memoria.

Nótese que en el diagrama de la figura 6 que el tamaño de la memoria caché es de 4 MBy y la memoria caché es de 128 KBy. Esta memoria caché externa al microprocesador se llama de Nivel 2 (Level 2 – se la identifica como L2).

Otro detalle importante en el diagrama de la figura 6 es el Bus Local, IBM introdujo el 386 en la PS/2, una familia de PC's que utilizó una nueva arquitectura de bus propietario llamada Arquitectura de Micro Canal. El resto de la industria se adhirió al bus AT y produjo sistemas 386 con bus AT.

Hasta ese momento los fabricantes de clones habían seguido fielmente a IBM, pero con el Bus AT se producen equipos de mejor rendimiento y menor costo, sin abandonar la compatibilidad con IBM.

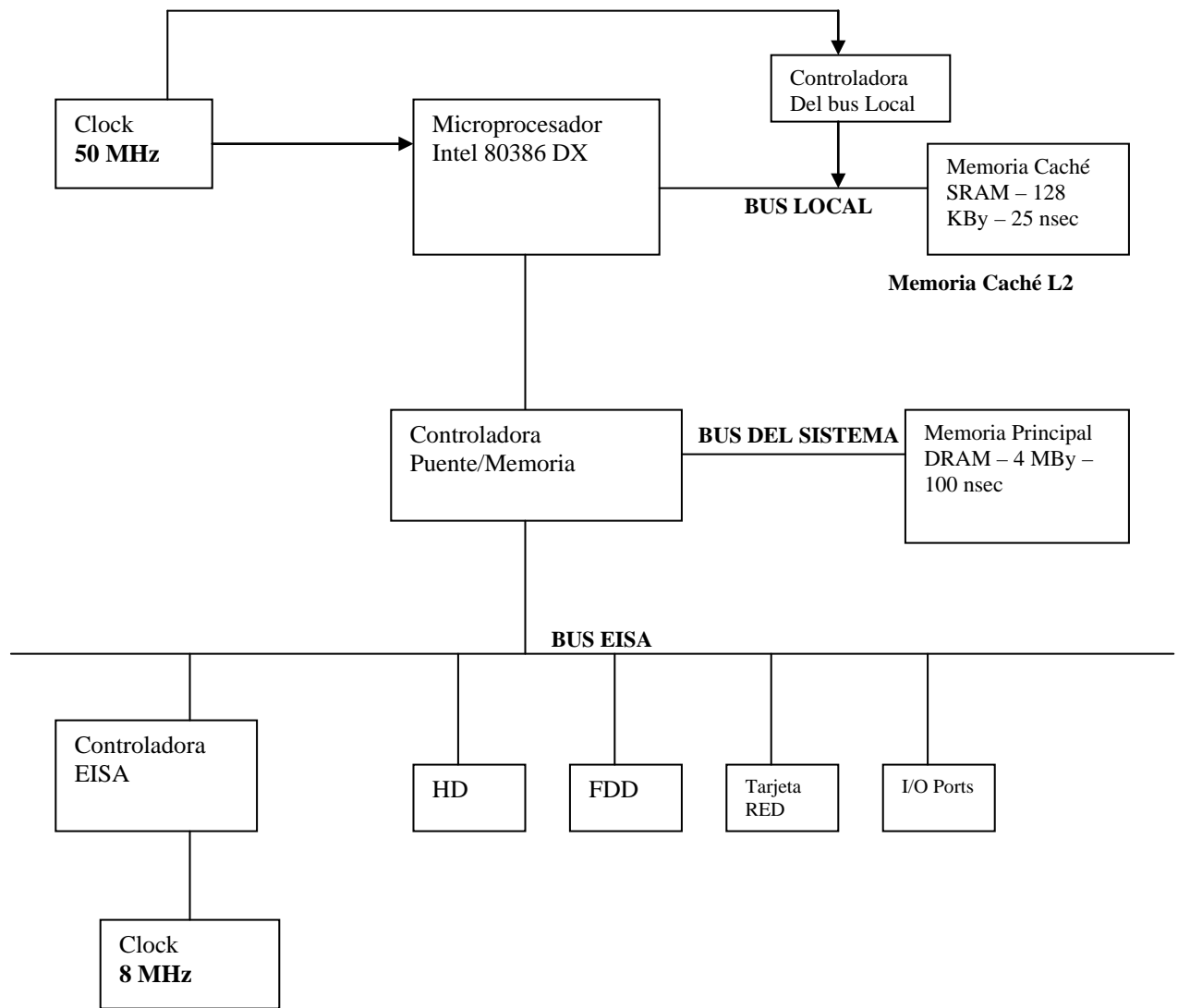


Figura 6: Esquema de la PC-AT 386

En la figura 6 puede verse un esquema de la PC-AT 386, frecuencia del reloj de la controladora es de 8 MHz, pero en la norma EISA (Extended Industry Standard Architecture) cada ciclo de instrucción de 4 bytes requiere de 1 pulso, esto mejora el ancho de banda de la minicomputadora. El EISA utiliza el conector ISA pero en 32 bits.

1.- $v_T = 8 \text{ MHz} \times 4 \text{ bytes} / 1 \text{ pulso} ; v_T = 32 \text{ MBpsec}$

2.- También se debe calcular el ancho de banda del BUS LOCAL, que vincula el micro con la memoria caché.-

$$v_T = 50 \text{ MHz} \times 4 \text{ bytes} / 2 \text{ pulsos} ; v_T = 100 \text{ MBpsec}$$

Para 1988, la situación del mercado mundial indicaba claramente que el futuro de las Computadoras Personales se encaminaba hacia aquellas que trabajaran a 32 bits, en desmedro de todos los modelos anteriores.

Pero, dicha tecnología distaba mucho de poder popularizarse por los altos costos de los equipos 386 en relación a los 286 y más aún comparándolos con los 8088/8086.

En dicho momento, Intel vuelve a sorprender al mercado con una táctica empresarial brillante.

La creación del microprocesador **Intel 386SX**. El mismo era exactamente igual al 386 pero contando con un bus de datos externo de sólo 16 bits.

La ventaja de esta CPU consistía en que se podían crear PC-386SX, basadas en las placas madres de los 286, con total compatibilidad con las PC-386. El 80386 original pasó a llamarse 386DX.

El inconveniente que presentaba radicaba en la performance que era inferior a la del 386DX pero superior a las PC-286.

Con este producto se accedió a la franja del mercado que había quedado excluido por razones económicas de las 386 originales.

En 1990 se presenta el microprocesador 386SL, equivalente al 386SX pero diseñado para computadoras portátiles, haciendo especial referencia al bajo consumo y la baja potencia necesarias para su normal operatoria, e introduciendo el modo sleep, que permite aún más ahorro de energía.-

1.7.- PC-AT 486 : La 4º Generación

Finalizando 1989, se presenta la cuarta generación de microprocesadores, el **486DX**.-

Una primera vista nos indicaría que se trata de un 386DX avanzado. Se mantienen las características de su bus de datos y de su bus de direcciones, siendo ambos de 32 bits, pero adiciona:

- Un coprocesador Matemático (dentro de su propia estructura)
- Una memoria caché interna de 8 KBy (Memoria caché de Nivel 1 (Level 1) L1)

En la figura 7 vemos una comparación entre el 386DX y el 486DX, como es fácil deducir, la estructura del micro se tona cada vez más compleja.

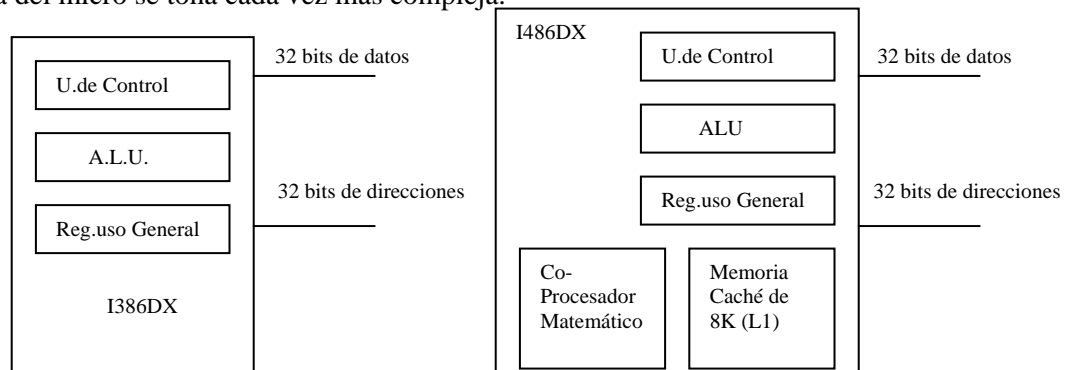


Figura 7: Comparación entre el 386 DX y el 486DX

El **coprocesador matemático** aumenta la velocidad de ejecución de las operaciones matemáticas. La memoria caché **almacena** los **datos** utilizados más regularmente, de forma que cuando se necesiten nuevamente no será necesario ingresar a la memoria principal (RAM), accediendo a los mismos con mucha mayor velocidad.

A mediados de 1991, se incorporó el microprocesador **486SX**. Es el mismo que el 486DX pero con el coprocesador matemático desactivado. Entiéndase bien, no es que no cuente con el copro, simplemente, no está activado.

El 486SX despertó muchas expectativas en el mercado pues la mayoría de las aplicaciones no requería del copro, fundamentalmente en DOS, OS/2, y Windows 3.11, pero como se comercializaba sin memoria caché externa, pronto fue dejando de usarse.

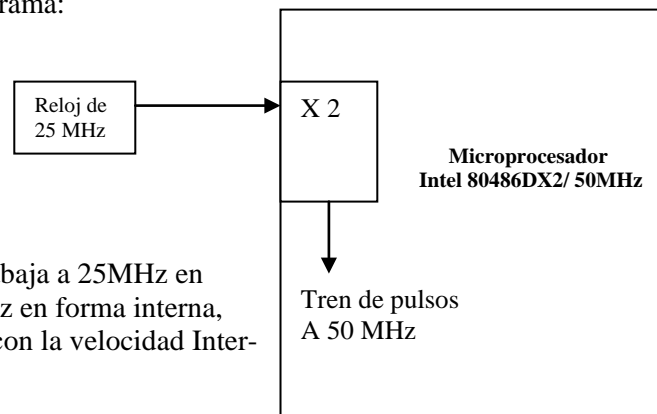
Otros fabricantes de microprocesadores siguen los pasos del líder, desarrollando CPU's clones de excelentes prestaciones.

Como puede verse en la figura 8, Advanced Micro Devices (AMD), Cyrix, IBM compitieron con INTEL en el área de los i486.- Esta figura es el escaneo de la página 105 de la revista Windows Magazine de Abril de 1994.

Intel perdió un memorable juicio contra la firma AMD, la que comercializó con singular éxito sus micros. Cyrix comenzó a competir en el mercado con el CX486SLC, consistente en un micro sin coprocesador matemático y con memoria caché L1 de 1KBy, totalmente compatible con el Intel 80486SX. Todo esto clones buscaban menores costos e iguales prestaciones.

A fin de mantener su liderazgo, Intel, presentó en 1992, su micro 486DX2, los cuales incorporaron la tecnología de "doble reloj". La misma se resume a la posibilidad de duplicar la performance del reloj natural de la CPU en el momento de realizar operaciones internas dentro del microprocesador.

Veamos el siguiente diagrama:



Nótese que este micro trabaja a 25MHz en forma externa y a 50 MHz en forma interna, el fabricante lo presenta con la velocidad Interna que es la mayor.

Una computadora con CPU 486DX2/50 MHz será más rápida que una de 486DX/25MHz, pues es más veloz el procesamiento interno pero externamente las dos trabajan a 25 MHz.

Cyrix presentó el 486DX2/80 MHz, que fue un brillante producto en el mercado. Intel respondió al desafío con el 486DX4/99 MHz, éste trabajaba a 33 MHz externo y a 99 MHz (100 MHz) en forma interna. Los 100 MHz de este último micro marcó el fin de la tecnología CISC, el incremento de la temperatura tornó imposible seguir trabajando con esta arquitectura.

PROCESADORES					
PROVEEDOR MODELO CPU	PROCESADOR MATEMATICO INTEGRADO	TAMAÑO DE CACHE INTERNO	VELOCIDAD DE RELOJ (MHZ)* EXTERNA/INTERNA	VOLTAJE EN OPERACION	ADMINISTRACION DE CONSUMO
ADVANCED MICRO DEVICES					
Am486DX	sí	8KB	33	5	no
	sí	8KB	40	5	no
Am486DXLV	sí	8KB	25/50	5	no
	sí	8KB	33	3,3	sí
Am486SX	no	8KB	33	5	no
	no	8KB	40	5	no
Am486SLV	no	8KB	33	3,3	sí
CYRIX					
Cx486S	no(CX487s)**	2KB	33	5	sí
	no (CX487S)	2KB	40	5	sí
Cx486DLC	no (Cx87DLC)	1KB	33	5	sí
	no (Cx87DLC)	1KB	40	5	sí
Cx486SLC/e	no (Cx87DLC)	1KB	25	3,3	sí
	no (Cx87DLC)	1KB	33	5	sí
Cx486DX	sí	8KB	33	5 o 3,3	sí
	sí	8KB	40	5	sí
Cx486DX2	sí	8KB	50	5	sí
	sí	8KB	20/40	5	sí
	sí	8KB	25/50	5	sí
IBM					
Blue Lightning	no	16KB	25/50	3,3	sí
	no	16KB	33/66	3,3	sí
	no	16KB	25/75	3,3	sí
486SLC2	no	16KB	33/100	3,3	sí
	no	16KB	25/50	3,3	sí
	no	16KB	33/66	3,3	sí
INTEL					
Pentium	sí	16KB	60	5	no
	sí	16KB	66	5	no
i486DX2	sí	8KB	25/50	5 o 3,3	sí++
	sí	8KB	33/66	5	sí++
i486DX	sí	8KB	25	5	sí++
	sí	8KB	33	5 o 3,3	sí++
i486SX	sí	8KB	50	5	sí++
	no	8KB	16	5	sí++
	no	8KB	20	5 o 3,3	sí++
	no	8KB	25	5 o 3,3	sí++
i486SL	no	8KB	33	5	sí++
	sí	8KB	25	5	sí
	sí	8KB	33	5	sí

*Cuando se suministra una sola cantidad, los relojes externo e interno corren a la misma velocidad.
 **Indica la disponibilidad del chip de coprocesador matemático en forma separada.
 ++Los chips fabricados antes de Junio de 1993 no tienen el dispositivo de administración de consumo.

Figura 8: Microprocesadores de la familia 486 pero de distintos fabricantes

En 1992, se crea el Bus Local de Vesa (VLB) desarrollado por VESA (*Asociación para estándares electrónicos y de video*, patrocinada por NEC) para ofrecer un bus local dedicado a sistemas gráficos. El VLB es un conector ISA de 16 bits con un conector de 16 bits agregado. Este como los anteriores se denominan buses de expansión.

El bus VLB es un bus de 32 bits inicialmente diseñado para permitir un ancho de banda de 33 MHz, pues se aplicó en una PC-AT 486DX de 33 MHz. Posteriormente se utilizó en los 486 de 40MHz y 50MHz, luego en los primeros Pentium y finalmente fue reemplazado por el bus PCI.

El diagrama de una PC-AT 486DX puede verse en la figura 9, si se lo compara con la primera arquitectura de la XT puede deducirse fácilmente que la arquitectura es mucho más compleja.

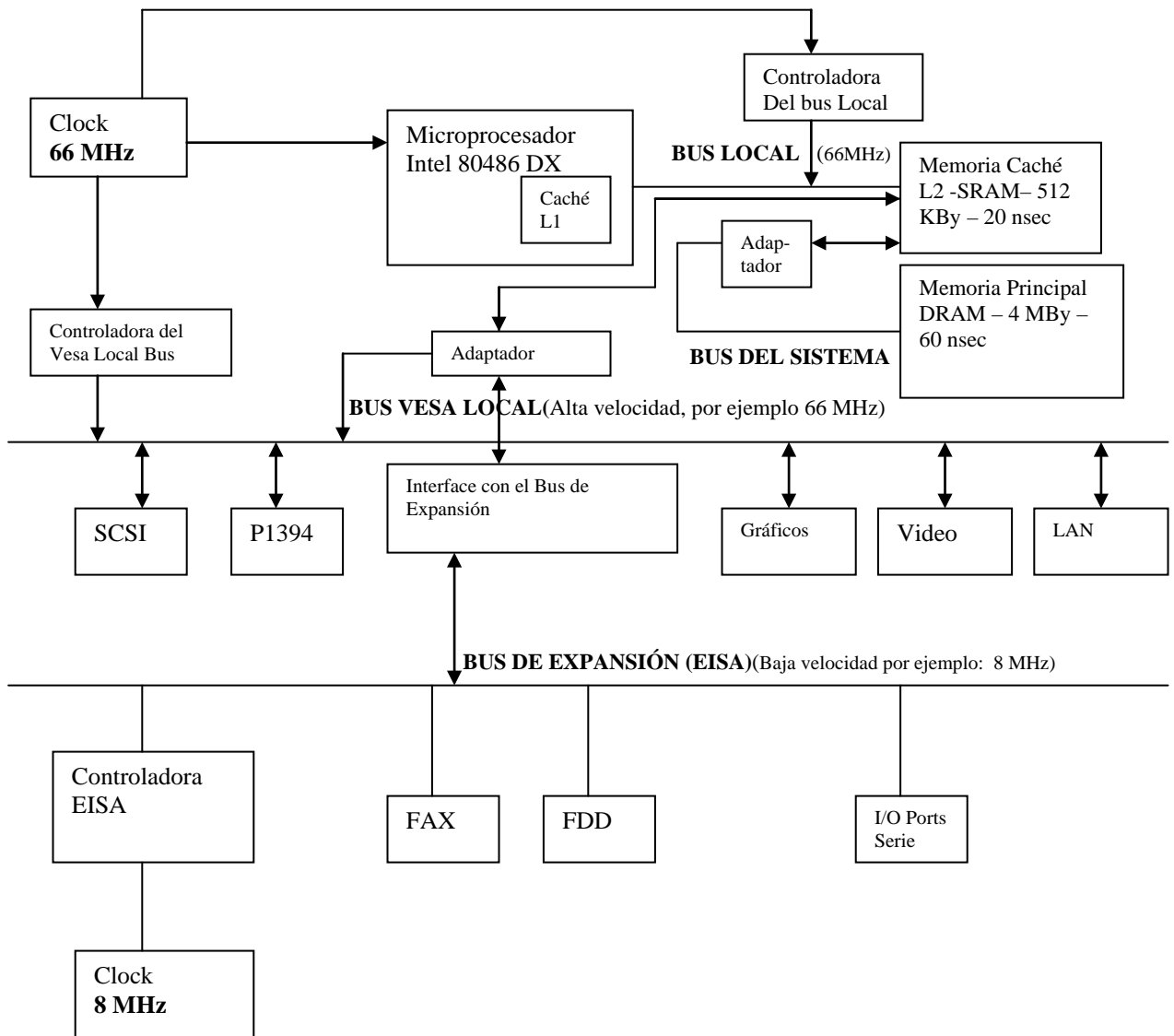


Figura 9: Esquema de la PC-AT 486DX con jerarquía de buses múltiples

Con respecto a la figura 9, se debe aclarar que SCSI es el nombre del controlador de un disco rígido de alta velocidad, P1394 es un conector de E/S de dispositivos de alta velocidad como Impresoras Laser, además de incrementar la velocidad de trabajo de Gráficos y de videos.

Se pueden calcular los anchos de banda del Vesa Local Bus:

1.- Versión 1.0: $v_T = 33 \text{ MHz} \times 4 \text{ bytes} / 1 \text{ pulso}$; $v_T = 132 \text{ MBpsec}$

2.- Versión 2.0: $v_T = 66 \text{ MHz} \times 4 \text{ bytes} / 1 \text{ pulso}$; $v_T = 264 \text{ MBpsec}$

1.8.- RESUMEN DE LAS GENERACIONES DE COMPUTADORAS BASADAS EN MICROPROCESADORES CICS

	Computadora tipo PC-XT	Computadora tipo PC-AT	Familia 386	Familia 486
Fecha de aparición	1981	1984	1986	1989
Microprocesador usado	8088 de Intel o de otras empresas con licencia para fabricarlo	80286 de Intel y otras marcas autorizadas	i386 de Intel y clones de AMD, Cyrix, C&T, etc.	i486 de Intel, y clones de AMD, CYRIX, IBM, ST, UMC y TI
Bus interno/externo	16 bits / 8 bits	16 bits / 16 bits	32 bits / 32 bits	32 bits / 32bits
RAM típica instalada	Hasta 640KB	Alrededor de 1-2MB	Entre 2 y 4MB	Entre 8 y 16MB
Dispositivos de almacenamiento de datos (capacidad)	1 ó 2 unidades de disquete de 5 ¼ pulgadas y 360KB de capacidad (disco duro opcional de 10MB)	Disco duro de unos 40MB. Unidad de disquete de 5 ¼ y 1,2MB de capacidad	Disco duro de entre 120 y 300MB, unidad de disquete de 3 ½ pulgadas y 1,44MB	Disco duro de entre 528 y 1000MB (1GB), lector de CD-ROM
Tipo de monitor empleado	TTL monocromático (sólo manejaba letras, números o símbolos)	CGA capaz de manejar gráficos sencillos con un máximo de 4 colores o EGA con 16 colores	BGA con 256 colores (resolución de 640X480 pixeles)	SVGA de 800x600 pixeles y hasta 64000 colores distintos
Sistema operativo típico	DOS 1.0 a DOS 3.3	DOS 4.0	DOS 5.0 + Windows 3.1 Aparece Linux	DOS 6.22 + Windows para trabajo en grupo 3.11
Accesorios	Módems primitivos de unos 300bps, impresora de matriz de puntos	En esta generación aparecen las primeras tarjetas de sonido e incluso el ratón	Se populariza el ratón y el sonido, se extienden las impresoras láser, los módems alcanzan los 9600bps.	Los módems alcanzan los 14400bps, comienza a popularizarse Internet fuera del ámbito académico
Comentarios adicionales	Ancestro mas remoto de la familia de las PC. Punto de partida para toda la evolución posterior de la plataforma.	En esta generación se fijan muchos de los estándares que se siguen respetando hasta la fecha.	Se comienza a hablar de Internet, pero como un dominio exclusivamente de expertos.	Las bocinas externas y el lector de CD-ROM comienzan a ser equipo estándar, gracias al concepto de "multimedia"